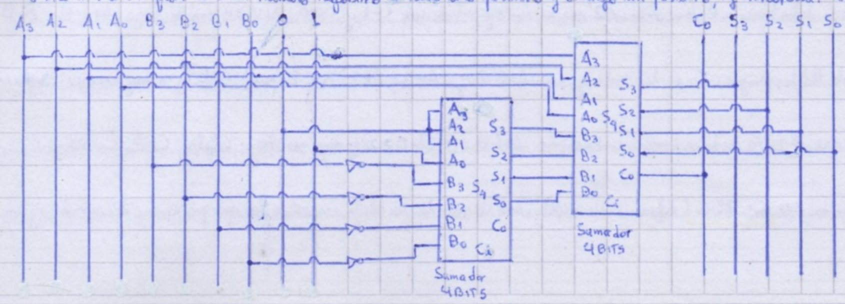
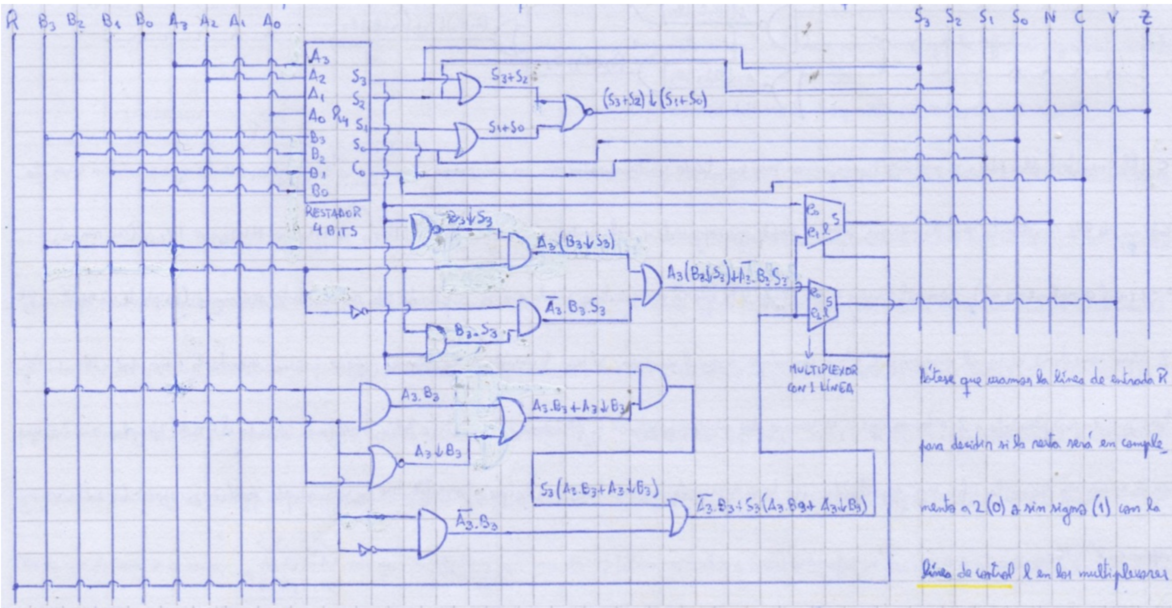
Ejercicio 12d:

d) Para poder restar A y B donde estos están en notación complemento a 2 o sin signo se puede hacer referencia al inverso aditivo de B, es decir, $-B$ el cual se obtiene invirtiendo la cadena de dígitos de B (1 por 0 y 0 por 1) y luego sumándole 1 al resultado. Luego $A-B = A+(-B)$ y se puede notar que si $A<B$ en notación sin signo, el resultado dará overflow porque no se puede representar un número negativo sin signo, mientras que en complemento a 2 habrá overflow si a un número negativo le resto uno positivo y obtengo un positivo, y viceversa. Con esto, tengo el circuito:



Nótese que se toma en la salida la línea C_0 del acarreo de $A+(-B)$. Esto servirá para hacer el flag del borrow.

Ahora, modularizamos este circuito para hacer para representar los flags anteriores, donde C estará conectada a la salida de C_0, Z se dará si el resultado es cero (o sea $Z = \bar{S}_0 . \bar{S}_1 . \bar{S}_2 . \bar{S}_3 = \overline{(S_0+S_1)} . \overline{(S_2+S_3)}$ (ley de Morgan) $= \overline{(S_0+S_1)+(S_2+S_3)}$ (ley de Morgan) $= (S_0+S_1) \downarrow (S_2+S_3)$ (definición de NOR)). Para el flag V de overflow se tendrá que, si la representación es sin signo luego se dará si a dos números de igual cifra más significativa dan como resultado un S_3 que vale 1, y si tengo el caso $A_3=0$ y $B_3=1$ (B es mayor a A por lo que el resultado sería un negativo irrepresentable). Si $B_3=0$ y $A_3=1$ luego $A>B$ y no habría overflow, por lo que se tiene $V = A_3.B_3.S_3 + \bar{A}_3.\bar{B}_3.S_3 + \bar{A}_3.B_3 = S_3(A_3.B_3 + \bar{A}_3.\bar{B}_3) + \bar{A}_3.B_3$ (propiedad distributiva) $= S_3(A_3.B_3 + A_3 \downarrow B_3) + \bar{A}_3.B_3$ (definición de NAND). Por otro lado, en la representación en complemento a 2 se da overflow si a un número negativo le resto uno positivo y el resultado es positivo o viceversa, quedando $V = A_3.\bar{B}_3.\bar{S}_3 + \bar{A}_3.B_3.S_3 = A_3.(B_3 \downarrow S_3) + \bar{A}_3.B_3.S_3$ (definición de NOR). Siendo que ambas funciones booleanas dependen de la representación, usaremos un multiplexor con una línea de control para decidir qué fórmula corresponde con el flag V. Para el flag N tendremos que vale 1 en complemento a 2 si $S_3=1$, mientras que sin signo dará si hay overflow (A-B es negativo y no se puede representar). En este caso también se tendrá un multiplexor con una línea de control por las dos entradas, con lo cual el circuito queda:



Nótese que usamos la línea de entrada R para decidir si la resta será en complemento a 2 (0) o sin signo (1) con la línea de control l en los multiplexores

Anotación del ejercicio 12: En la parte d) se toma un módulo que permitía restar A con B definiendo con un selector si la resta es sin signo o en complemento a 2. Sin embargo, esto no es necesario ya que se puede usar el mismo restador para ambos casos y podemos fijarnos en los flags para saber en qué caso nos encontramos, lo cual podemos distinguir a través de los siguientes casos:

- Si $A<B$: En complemento a 2 se prenderá el flag N si el número es representable, sino V (overflow). Por otro lado, en sin signo se produce el efecto de borrow, el cual por lo ya explicado se da si en el resultado de la suma no hay acarreo y no se restó por cero, con lo cual se da que C está apagado y como $A<B$ en sin signo, $B>0$ por lo que se salva el caso $B=0$ y queda que $C=0$ distingue $A-B$ con $A<B$ en sin signo.
- Si $A \leq B$: Para $A<B$ se da lo ya descrito, mientras que para $A=B$ tanto en complemento a 2 como en sin signo se prenderá el flag Z pues $A-B=A-A=0$
- Si $A=B$: Se prende el flag Z para ambos casos y el número es representable.
- Si $A \geq B$: Veo que el caso $A=B$ es el ya descrito, mientras que si $A>B$: En complemento a 2 se da que N está apagado pues $A-B>0$. Por otro lado, si $A \geq B$ luego no se produce el efecto de borrow y se distingue el caso sin signo con $C=1$.
- Si $A>B$: vemos en el caso complemento a 2 que $N=0$ pero no necesariamente $C=1$, mientras que en el caso sin signo se distingue que $C=1$ aunque no se asegura nada del resto de los flags (además de que si $A>B$ se puede prender V en complemento a 2, pero no en sin signo porque todos los resultados son representables en dicha notación).

De esta forma podemos a través del módulo restador de 4 bits distinguir las restas $A-B$ según el caso de representación.